



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08086833 A**(43) Date of publication of application: **02.04.96**

(51) Int. Cl.

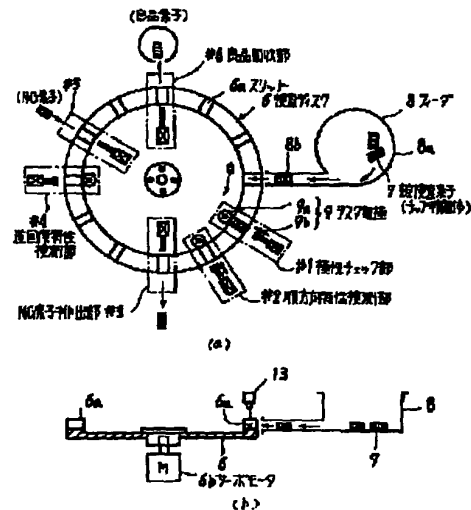
G01R 31/26
H01L 21/66
(21) Application number: **06281597**(22) Date of filing: **16.11.94**(30) Priority: **22.07.94 JP 06170570**(71) Applicant: **FUJI ELECTRIC CO LTD**
(72) Inventor: **KAMIJO KENJI**
KUBOTA NAGATOSHI
(54) AUTOMATIC INSPECTION APPARATUS FOR SEMICONDUCTOR ELEMENT
(57) Abstract:

PURPOSE: To obtain an automatic inspection apparatus which performs inspection automatically and with good efficiency without relying on a manual operation by holding a semiconductor element in a slit on an inspection disk and performing the characteristic test, acceptance/reject judgment, and accepted products sorting operation of the element to be inspected while the inspection disk makes a round.

CONSTITUTION: When one element 7 to be inspected is fed to a slit 6a by means of a feeder 8, it is detected by an element detection sensor 13, a servomotor 6a is started by an instruction from a control part, and an inspection disk 6 is operated and controlled so as to be fed at a constant pitch in a constant direction. When the element 7 which has been housed and held in the slit 6a reaches characteristic inspection positions #1, #2, #4, tester electrodes 9a, 9b are brought into pressure contact with electrode faces at both ends of the element 7, a P or N polarity check, a forward voltage/current characteristic and a reverse-recovery-time characteristic are tested, test data is sent to the control part, and an acceptable product and a product to be rejected are judged by an acceptance/reject judgment

part. An NG element which has been judged as the product to be rejected is discharged from the slit by NG-element discharge parts #3, #5, and only the acceptable product is collected from an acceptable product collection part #6.

COPYRIGHT: (C)1996,JPO



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-86833

(43)公開日 平成8年(1996)4月2日

(51)Int.Cl.⁶

G 0 1 R 31/28

H 0 1 L 21/68

識別記号

Z

C

G 7735-4M

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数3 O L (全 4 頁)

(21)出願番号 特願平6-281597

(22)出願日 平成6年(1994)11月16日

(31)優先権主張番号 特願平6-170570

(32)優先日 平6(1994)7月22日

(33)優先権主張国 日本 (J P)

(71)出願人 000005234

富士電機株式会社

神奈川県川崎市川崎区田辺新田1番1号

(72)発明者 上條 憲二

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

(72)発明者 久保田 長利

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

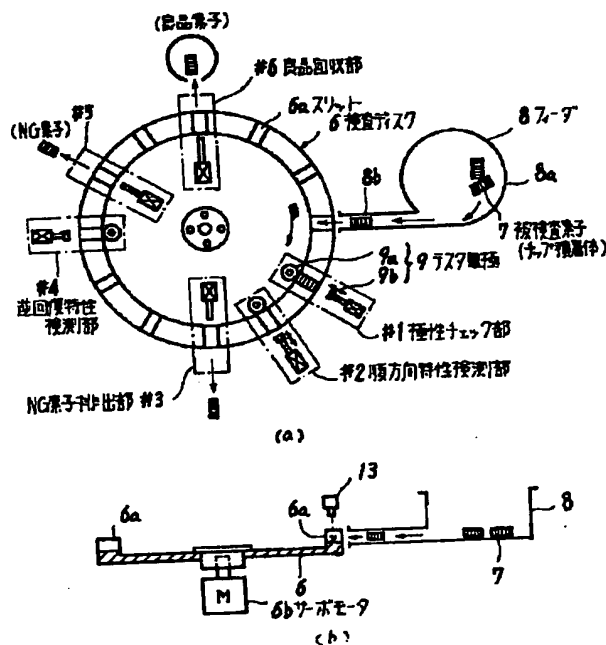
(74)代理人 弁理士 山口 慶

(54)【発明の名称】 半導体素子の自動検査装置

(57)【要約】

【目的】積層形ダイオードなどの半導体素子を対象に、その特性試験、良否選別を人手作業に頼ることなく自動的に能率よく行えるようにした半導体素子の自動検査装置を提供する。

【構成】周上に定ピッチおきに並んで被検査素子7を1個ずつ収容する歯列状のスリット6aを形成した円盤状の回転式検査ディスク6と、該検査ディスクの駆動用サーボモータ6bと、検査ディスクに対してその周上に設定した素子供給地点より前記スリット内へ被検査素子を1個ずつ整列させて供給するフィーダ8と、検査ディスクの周上に沿って配置した#1、2、4の各種特性検測部、#3、5のNG素子排出部、#6の良品素子回収部を備え、フィーダから供給された半導体素子を検査ディスクに収容保持した状態で、検査ディスクが一周する間に被検査素子の特性試験、および良品、不良品の選別回収を行う。



【特許請求の範囲】

【請求項1】複数枚のチップを柱状に積層した高圧用積層形ダイオードなどを対象に、その特性試験、および良否選別を自動的に行う半導体素子の自動検査装置であって、周上に定ピッチおきに並んで被検査素子を1個ずつ収容する歯列状のスリットを形成した円盤状の回転式検査ディスクと、該検査ディスクの駆動用サーボモータと、検査ディスクに対してその周上に設定した素子供給地点より前記スリット内へ被検査素子を1個ずつ整列させて供給するフィーダと、検査ディスクの周上に沿って配置した特性検測部、および良品、不良品素子の排出部とを具備し、フィーダから1個ずつ供給された半導体素子を検査ディスクのスリット内に収容保持した状態で、検査ディスクが一周する間に被検査素子の特性試験、および合否判定に基づく良品、不良品の選別回収を行うことを特徴とする半導体素子の自動検査装置。

【請求項2】請求項1記載の自動検査装置において、特性検測部には、スリットの内外周より被検査素子を挟んでその両端電極面に当接するローラ電極、および可動電極を対とするテスト電極を備えたことを特徴とする半導体素子の自動検査装置。

【請求項3】請求項1記載の自動検査装置において、検査ディスクのスリットに対向してフィーダからの素子供給地点に被検査素子の供給有無を確認する素子検知センサを備え、該センサの検出信号を基に検査ディスクとフィーダを連係動作させるようにしたことを特徴とする半導体素子の自動検査装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、複数枚のチップを柱状に積層した高圧用積層形ダイオードなどを対象に、その特性試験、および良否選別を自動的に行う半導体素子の自動検査装置に関する。

【0002】

【従来の技術】まず、本発明の検査対象となる高圧用の積層形ダイオードの構造、並びにその製法を図4により説明する。図4(a)において、1は複数枚のダイオードチップ2を重ね合わせた柱状のチップ積層体、3はチップ積層体1の両端に半田接合したリード線、4はチップ積層体1の周域を封止した樹脂パッケージである。

【0003】かかる積層形ダイオードは次のようにして製作される。まず、図4(b)で示すようにpn接合を形成した複数枚のシリコンウェーハ5を積層して半田付けする。次にウェーハ5を点線に沿ってダイシングし、図4(c)で示すチップ積層体1を得る。続いてチップ積層体1の両端にリード線3を半田付けし、さらにモールド樹脂により封止して図1(a)に示す積層形ダイオードが完成する。

【0004】一方、かかる積層形ダイオードは、個々に特性試験(順方向電流/電圧特性、逆回復時間特性な

ど)を行い、その試験結果を基に良品、不良品を選別するような検査を行っており、通常は製造工程に投入する材料のロス分を最小限に抑えるために、製造工程におけるリード線3を取付ける以前の段階で、チップ積層体1を個別に特性試験して合否判定を行い、良品についてのみ製造ラインに戻してリード線取付け、樹脂封止を行って製品を組立てるようにしている。

【0005】この場合に、従来の検査方法では、検査員の手作業により1個ずつチップ積層体1の両端電極面にテストのプローブ電極を接触させて検査作業を行っているのが現状である。

【0006】

【発明が解決しようとする課題】前記のように従来では、チップ積層体を1個ずつ取出し、手作業によりチップ積層体にテストの電極を当てて特性試験を行っているが、チップ積層体は長さが数mm程度の微小な部品であることから、その取扱いが厄介で作業能率が低くなるなど、量産設備での検査にはそぐわない問題があり、その改善策が強く要望されている。

【0007】本発明は上記の点にかんがみなされたものであり、その目的は積層形ダイオードなどの半導体素子を対象に、その特性試験、良否選別を人手作業に頼ることなく全て自動的に能率よく行えるようにした半導体素子の自動検査装置を提供することにある。

【0008】

【課題を解決するための手段】上記目的を達成するために、本発明の自動検査装置は、周上に定ピッチおきに並んで被検査素子を1個ずつ収容する歯列状のスリットを形成した円盤状の回転式検査ディスクと、該検査ディスクの駆動用サーボモータと、検査ディスクに対してその周上に設定した素子供給地点より前記スリット内へ被検査素子を1個ずつ整列させて供給するフィーダと、検査ディスクの周上に沿って配置した特性検測部、および良品、不良品素子の排出部とを具備し、フィーダから1個ずつ供給された半導体素子を検査ディスクのスリット内に収容保持した状態で、検査ディスクが一周する間に被検査素子の特性試験、および合否判定に基づく良品、不良品の選別回収を行うよう構成するものとする。

【0009】また、前記構成において、特性検測部には、スリットの内外周より被検査素子を挟んでその両端電極面に当接するローラ電極、および可動電極を対とするテスト電極を備えたものとし、さらに検査ディスクのスリットに対向してフィーダからの素子供給地点に被検査素子の供給有無を確認する素子検知センサを備え、該センサの検出信号を基に検査ディスクとフィーダを連係動作させるようにして実施することができる。

【0010】

【作用】上記の構成において、フィーダには多数個の被検査素子(図4に示したチップ積層体1)がランダムに一括収容されており、被検査素子はフィーダの出口側で

1 列に整列して検査ディスクのスリットに 1 個ずつ供給される。そして、この素子供給動作に連係させながら検査ディスクを定方向にピッチ送りすると、検査ディスクが一周する間にスリットに収容保持された被検査素子に対し、次記のように特性試験、および良品、不良品の選別回収が行われる。

【0011】すなわち、スリットに保持した半導体素子が検査ディスクの周上に定めた特性検測位置に停止すると、検査ディスクの内外周側から半導体素子を挟んでその両端面にテスト電極が当接し、この状態で特性試験（極性チェック、順方向電圧／電流特性、逆回復時間特性など）を行うとともに、その試験結果を基に検査装置の制御部では良品、不良品を合否判定を行う。そして、不良品と判定された NG 素子は、各特性検測位置の後段に配置した不良品素子の排出部に備えた例えばプッシャ式のリジクタにより検査ディスクから排除され、合格した良品素子のみが最終位置で検査ディスクより選別回収されて次の製造工程に搬送される。

【0012】なお、被検査素子の供給、特性検測、良否選別回収を含む一連の工程は全て制御部からの指令で自動的に行われる。

【0013】

【実施例】以下、図 4 で述べた積層形ダイオードのチップ積層体を例に、本発明の実施例による自動検査装置を図面を参照して説明する。まず、図 1 (a), (b) は自動検査装置全体の構成概要図であり、検査装置は大別して円盤状の検査ディスク 6 と、素子供給基点から検査ディスク 6 に被検査素子 7 (図 4 に示したチップ積層体 1) を 1 個ずつ供給するフィーダ 8 と、検査ディスク 6 の周上に沿って分散配置した被検査素子の各種特性検測部、および良品、不良品素子の排出部（これらを # 1 ~ # 6 で図中に表す）と、および図示されていない制御部とから構成されている。

【0014】ここで、検査ディスク 6 は、その周上に定ピッチおきに並んで被検査素子 7 を 1 個ずつ収容する歯列状のスリット 6 a が形成された回転式の円盤状ディスクであり、該検査ディスク 6 にはディスクを軸中心の回りに定ピッチ送りする駆動用のサーボモータ 6 b が連結されている。また、フィーダ 8 はボールパーツフィーダ 8 a とリニアパーツフィーダ 8 b を直列に組合わせたもので、ボールフィーダ 8 a にランダムに一括収容した被検査素子 7 をリニアフィーダ 8 b で一列に整列させ、前記検査ディスク 6 のスリット 6 a に 1 個ずつ供給する。

【0015】一方、# 1 の極性チェック部、# 2 の順方向特定検測部、# 4 の逆回復時間特性検測部には、検査ディスク 6 のスリット 6 a を挟んでその内外周側に対向配置した固定側のローラ電極 9 a と、ソレノイドなどの操作で前進、後退移動するロッド状の可動電極 9 b を組合わせたテスト電極 9 が配備されており、図 2 で示すように検査ディスク 6 のスリット 6 a に収容保持された被

検査素子 7 が特性検測位置に到来すると、可動電極 9 a が前進移動して被検査素子 7 の両端電極面にローラ電極 9 a と可動電極 9 b を当接し、この状態でテスト 1 2 より電圧を印加して積層形ダイオードの特性試験を行う。一方、# 3、# 5 の NG 素子排出部には不良品排除用のプッシャ式リジクタ 10 が、また # 6 の良品素子回収部には、良品排出用のプッシャ機構 11 を備えている。

【0016】さらに、検査ディスク 6 のスリット 6 a の上方に対向して前記したフィーダ 8 からの素子供給地点には、素子検知センサ（例えば光センサ）13 が配置されており、このセンサで検査ディスク 6 への被検査素子 7 の供給の有無を検知確認するとともに、その検知信号を基に検査ディスク 6 とフィーダ 8 とを連係して動作させるようにしている。なお、図 3 は前記検査装置の制御系統を表したブロック図である。

【0017】次に前記構成による検査動作を説明する。まず、検査ディスク 6 を停止した状態でフィーダ 8 よりスリット 6 a に向けて被検査素子 7 を 1 個供給する。これをセンサ 13 が検知すると、その検知信号を基に制御部からの指令でフィーダ 7 の供給動作を一旦停止するとともに、サーボモータ 6 b を始動して検査ディスク 6 を定方向に定ピッチ送りするように検査ディスク 6 とフィーダ 8 を連係させながら運転制御する。

【0018】一方、検査ディスク 6 のピッチ送り動作により、スリット 6 a に収容保持された被検査素子 7 が後段に並ぶ特性検測位置（# 1、# 2、# 4）に到来すると、テスト電極 9 の可動電極 9 b が前進して被検査素子 7 の両端電極面に電極 9 a と 9 b を圧接し、この状態でテスト 1 3 より電圧を印加して p n 極性チェック、順方向電圧／電流特性、逆回復時間特性の各試験を行うとともに、この試験データは制御部に送られ、その合否判定部で良品、不良品を判定する。ここで、不良品と判定された NG 素子は、制御部から指令により後段に配置した NG 素子排出部（# 3、# 5）に移動したところで、リジクタ 10 の動作で検査ディスク 6 のスリット 6 a から排除され、良品のみが最終の良品素子回収部（# 6）にてプッシャ機構 11 により検査ディスク 7 から回収され、次の製造工程に送出される。そして、検査ディスク 6 が一周すると、再び空になったスリット 6 a にフィーダ 8 を通じて次の被検査素子 7 が供給されて前記と同様な検査を行う。

【0019】なお、必要により良品、不良品素子排出部の後段側には NG 素子の排出ミスをチェックするセンサを設けるなどして実施することができる。

【0020】

【発明の効果】以上述べたように本発明の自動検査装置によれば、被検査半導体素子の供給から特性試験、合否判定、良品、不良品素子の選別回収までの一連の検査工程を人手作業に頼ることなく自動的に能率よく行うことができ、これにより省人力化、並びに生産性の向上に大

きく寄与できる。

【図面の簡単な説明】

【図1】本発明の実施例による自動検査装置の主要部の構成概要図であり、(a)は平面図、(b)は側面図

【図2】図1の特性検測部に設置したテスト電極の具体的な構成図

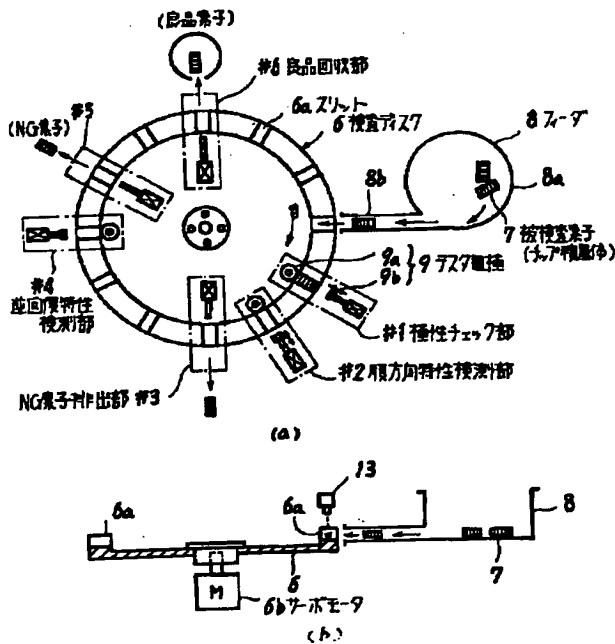
【図3】本発明による自動検査装置の制御系統のブロック図

【図4】本発明の検査対象となる積層形ダイオードの構成、および製造法の説明図であり、(a)はダイオード製品の構成断面図、(b)はウェハ積層体の斜視図、(c)はチップ積層体の斜視図

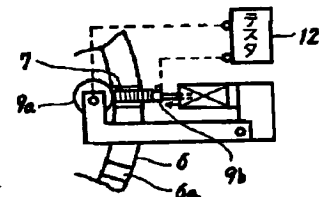
【符号の説明】

- 6 検査ディスク
- 6 a スリット
- 6 b サーボモータ
- 7 被検査素子
- 8 フィーダ
- 9 テスタ電極
- 9 a ローラ電極
- 9 b 可動電極
- 10 不良品排除用のリジェクタ
- 11 良品回収用のプッシャ機構
- #1, #2, #4 特性検測部
- #3, #5 NG素子排出部
- #6 良品素子回収部

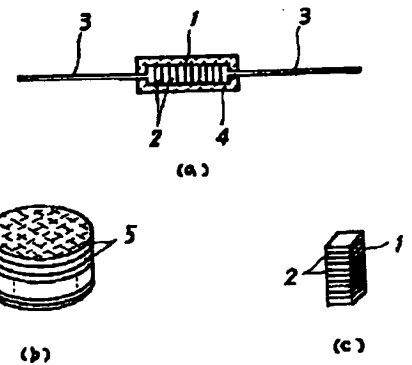
【図1】



【図2】



【図4】



【図3】

